

IDS

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 08-102474
(43) Date of publication of application : 16.04.1996

(51) Int.Cl.

H01L 21/60

(21) Application number : 06-238040
(22) Date of filing : 30.09.1994

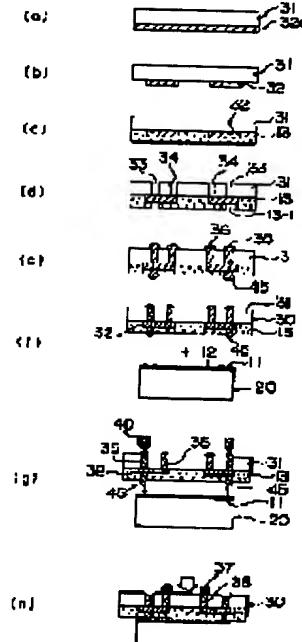
(71) Applicant : NEC CORP
(72) Inventor : HO KEIICHIRO
MATSUDA SHUICHI

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57) Abstract:

PURPOSE: To provide a manufacturing method of a semiconductor device which can surely seal a bonding part between a semiconductor chip and a carrier film.

CONSTITUTION: This manufacturing method consists of the following: a process wherein an adhesive layer 13 is formed on the whole region of the surface of a semiconductor chip 20 or a region of a carrier film 30 corresponding with the whole region, a process wherein an aperture 13-1 is formed on the region corresponding with an electrode pad 11 of the formed adhesive layer, a process wherein the electrode pad of the semiconductor chip is connected with a wiring pattern 32 of the carrier film through the aperture, and a process wherein the semiconductor chip and the carrier film are stuck together in a body via the adhesive layer.



LEGAL STATUS

[Date of request for examination] 30.09.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2581017

[Date of registration] 21.11.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平8-102474

(43)公開日 平成8年(1996)4月16日

(51)Int.Cl.⁶
H01L 21/60

識別記号 庁内整理番号
311 R 7726-4E

F I

技術表示箇所

審査請求 有 請求項の数 12 O L (全 12 頁)

(21)出願番号 特願平6-238040

(22)出願日 平成6年(1994)9月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 方慶一郎

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 松田修一

東京都港区芝五丁目7番1号 日本電気株式会社内

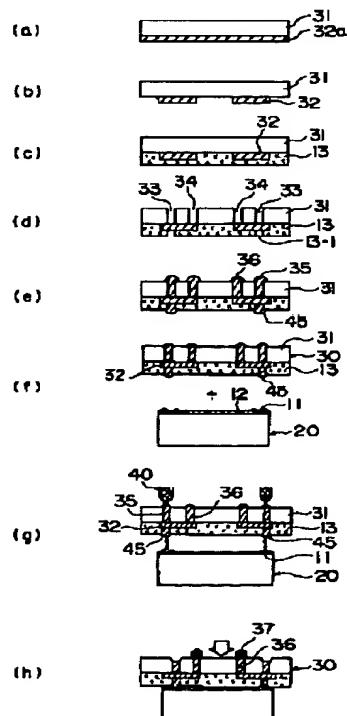
(74)代理人 弁理士 後藤洋介 (外2名)

(54)【発明の名称】半導体装置及びその製造方法

(57)【要約】

【目的】半導体チップとキャリアフィルムとの接合部の封止を確実にすることのできる半導体装置の製造方法を提供すること。

【構成】半導体チップ20の表面の全域又は該全域に対応するキャリアフィルム30の領域に接着層13を形成する工程と、形成された前記接着層の電極パッド11に対応する領域に開口13-1を形成する工程と、前記半導体チップの前記電極パッドと前記キャリアフィルムの配線パターン32とを前記開口を通して接続する工程と、前記半導体チップと前記キャリアフィルムとを前記接着層を介して一体に貼り合わせる工程とを含む半導体装置の製造方法。



【特許請求の範囲】

【請求項 1】 半導体チップと、絶縁フィルムの一方の主面に配線パターンを形成したキャリアフィルムとを有する半導体装置の製造方法において、

表面に外部接続用の電極パッドを有する IC が多数形成された半導体ウェハーの前記表面に接着層を形成する工程と、

形成された前記接着層の前記電極パッドに対応する領域に第 1 の開口を形成する工程と、

前記半導体ウェハーを前記 IC 毎に切り出して半導体チップを得る工程と、

該半導体チップの前記電極パッドと前記キャリアフィルムの前記配線パターンとを前記第 1 の開口を通して接続する工程と、

前記半導体チップと前記キャリアフィルムとを前記接着層を介して一体に貼り合わせる工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 2】 表面に電極パッドを有する半導体チップと、絶縁フィルムの一方の主面に配線パターンを形成したキャリアフィルムとを有する半導体装置の製造方法において、

前記半導体チップの前記表面の全域又は該全域に対応する前記キャリアフィルムの領域に接着層を形成する工程と、

形成された前記接着層の前記電極パッドに対応する領域に第 1 の開口を形成する工程と、

前記半導体チップの前記電極パッドと前記キャリアフィルムの前記配線パターンとを前記第 1 の開口を通して接続する工程と、

前記半導体チップと前記キャリアフィルムとを前記接着層を介して一体に貼り合わせる工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 あるいは 2 記載の製造方法において、前記第 1 の開口をエッチング又はレーザ加工にて形成することを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 1 ~ 3 のいずれかに記載の製造方法において、前記第 1 の開口を形成した後、該第 1 の開口に電気的接続のための金属製の突起あるいはポールバンプ部を該第 1 の開口から突出させて設ける工程を含むことを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 4 記載の製造方法において、前記ポールバンプ部は Au に Pd を添加したものであることを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 1 ~ 5 のいずれかに記載の製造方法において、前記絶縁フィルムには、前記配線パターンと前記電極パッドあるいは外部基板の配線と接続するための導電路形成用のスルーホールが、Ar レーザ加工と洗浄処理加工とで形成されていることを特徴とする半導体装置の製造方法。

【請求項 7】 請求項 1 ~ 6 のいずれかに記載の製造方

法において、前記キャリアフィルムは、前記半導体チップに対向する面とは反対側の面に前記配線パターンが形成されていると共に、該配線パターンは絶縁材料によるカバーコートで被覆されており、該カバーコートには前記配線パターンを外部基板の配線と接続するために第 2 の開口が形成されていると共に、該第 2 の開口にポールバンプ部が設けられており、該ポールバンプ部は、先端に突起を有する打抜き治具にて板状の半田を断面略 T 字状に打抜いて前記第 2 の開口内の前記配線パターンに仮付けした後、加熱によりポール状に形成することを特徴とする半導体装置の製造方法。

【請求項 8】 請求項 1 ~ 7 のいずれかに記載の製造方法において、前記キャリアフィルムの中心部には、前記配線パターンを利用して方向合わせ用のマークが形成されていることを特徴とする半導体装置の製造方法。

【請求項 9】 請求項 1 ~ 8 のいずれかに記載の製造方法において、前記貼り合わせ工程後、貼り合わせ体の少なくとも側面の接合部領域をフッ素樹脂系コーティング剤で被覆する工程を含むことを特徴とする半導体装置の製造方法。

【請求項 10】 表面に電極パッドを有する半導体チップと、絶縁フィルムの一方の主面に配線パターンを形成したキャリアフィルムと、前記半導体チップの前記表面と前記キャリアフィルムとの間であって前記表面の全域にわたって均一に介在して前記半導体チップと前記キャリアフィルムとを一体的に貼り合わせている接着層とを有することを特徴とする半導体装置。

【請求項 11】 請求項 10 記載の製造方法において、前記キャリアフィルムの中心部には、前記配線パターンを利用して位置合わせ用のマークが形成されていることを特徴とする半導体装置。

【請求項 12】 請求項 11 あるいは 12 記載の半導体装置において、前記半導体チップと前記キャリアフィルムとの貼り合わせ体の少なくとも側面の接合部領域がフッ素樹脂系コーティング剤で被覆されていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置及びその製造方法に関し、特に高密度実装に適したチップサイズパッケージと呼ばれる半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 半導体装置は、小型軽量化、高速化、高機能化という電子機器の要求に対応する為に、新しい形態が次々に開発されている。半導体チップの高集積化による多ビン化と、半導体装置の小型・薄型化の要求は厳しくなり、その両立にはファインピッチ化が避けられない。よって、狭ピッチ化が可能なインナーリード接続とピッチを拡大できるエリアアレイ接続は必要不可欠な技

術になると思われる。

【0003】図12は本出願人により提案されている半導体装置の一例を示しており、図12(a)はその平面図、図12(b)は図12(a)の線A-A'に沿った断面図を示している。この半導体装置は、ポリイミド系樹脂等による有機絶縁フィルム81とこの有機絶縁フィルム81上において銅等の金属箔をエッティング等により所望の形状に加工して形成した配線層82とから成るキャリアフィルム80を備えている。配線層82の一部には半導体チップ90の電極パッド91と接続される領域が形成されている。

【0004】一方、半導体チップ90はその一面、すなわちキャリアフィルム80と貼り合わされる面の外周縁部に複数の電極パッド91が配置形成されている。半導体チップ90の一面の電極パッド91を除く領域にはバッシャーベーション膜92が形成されている。半導体チップ90とキャリアフィルム80とは接着フィルム83により接着されている。更に、キャリアフィルム80の外部接続用の電極パッドとして、例えば半田で成るバンプ電極84が形成されている。このバンプ電極84は、図12(a)に示したように、キャリアフィルム80において半導体チップ90を搭載する部分のほぼ全面を利用し、例えば同一ピッチでグリッド状に配置されている。配線層82はキャリアフィルム80のチップ対向面側に形成されており、その一端はスルーホール85に金属物質87を充填して形成されたビアホールを通じてバンプ電極84につながっている。

【0005】更に、インナーリードとしての配線層82と電極パッド91との接続の為にキャリアフィルム80にスルーホール86を設け、このスルーホール86に金属物質87を充填することでビアホールを形成する。このビアホールは半導体チップ90の電極パッド91や配線層82と位置合わせすることが可能で、このビアホールを通じてそれぞれインナーリード接続される。

【0006】次に、この半導体装置の製造方法について、図13を用いて説明する。まず、図13(a)に示すように、半導体装置を構成するのに必要な部材は、キャリアフィルム80と接着フィルム83と半導体チップ90である。

【0007】キャリアフィルム80を図14に示す。図14(a)は配線層側、すなわち半導体チップ90との対向面側を、図14(b)はその反対面側を示している。キャリアフィルム80は、例えば以下のような製法で作製できる。ポリイミド系の有機絶縁フィルム81と銅等の金属箔からなる2層基材において、まずフォトレジスト法により所望の形状で、かつ半導体チップ90の電極パッド91と接続できるよう、位置合わせされた配線層82を形成する。先に説明したように、配線層82の一端は金属物質87につながるが、他端は電気選別用パッド82-1につながれている。次に、有機絶縁フィ

ルム81にレーザーやエッティング等によりスルーホール85、86を設ける。

【0008】更に、スルーホール85、86に電解メッキ等により金属物質87を充填することによって配線層82と接続する。最後に、有機絶縁フィルム81をエッティングすることでスプロケットホール81-1や位置合わせ用ホール81-2を形成する。

【0009】図13(b)に戻って、接着フィルム83を半導体チップ90上にセッティングする。次に、図13(c)のように、TAB接続用いられるシングルボイントボンダーを流用し、キャリアフィルム80と接着フィルム83が仮固定された半導体チップ90とを位置合わせ後にインナーリード接続する。

【0010】図13(d)のように、キャリアフィルム80と半導体チップ90とを接着フィルム83を挟んで貼り合わせる為に、キャリアフィルム側或いは半導体チップ側から加熱、加圧を数秒間行う。

【0011】次に、図13(e)では、電気選別用パッド82-1を利用して通常のテープキャリアパッケージ(TCP)と同様の方法で、電気選別・BTを実施する。

【0012】図13(f)では、半導体チップ90裏面にレーザー捺印で品名表示後、金型あるいはレーザにより外形切断する。最後に、図13(g)ではキャリアフィルム80における外部基板との対応面に同一ピッチでグリッド状に配置されたバンプ電極84を形成する。

【0013】

【発明が解決しようとする課題】上記のように、これまでのチップサイズパッケージの組立て方法は、接着フィルム83を半導体チップ90かキャリアフィルム80のいずれか一方に仮付けした後に、電極パッド91と配線層82との電気的接続を行うと共に、接着フィルム83を他方の対象物に加熱、加圧により接着して組立てを行うのが一般的である。このため、接着フィルム83の大きさは、図13に示すように、電極パッド91にかかるようにするために半導体チップ90の接合面全域ではなく、電極パッド91の内側領域のみに対応する大きさに制限される。

【0014】ところが、このような方法では、接着フィルム83の半導体チップ90上へのセッティング、すなわち位置合わせが難しく、しかも半導体チップ90の周辺部領域では半導体チップ90とキャリアフィルム80との間に接着フィルム83が介在しにくいために、封止が不十分となる場合がある。封止が不十分であると、耐湿性の劣化により絶縁不良、装置寿命の減少という問題が生ずる。

【0015】このような問題点を解決するために、接着フィルム83を厚くして加熱、加圧に際して、半導体チップ90の外周縁部まではみ出させることも考えられる。しかし、このようにするには必要以上に接着剤が必

要となるだけでなく、必要以上の加圧力が必要となり、半導体チップ90にクラックが生じる原因となる。また、加圧により接着フィルム83は円形状に広がるので、四角形の半導体チップ90のコーナ部までゆきわたりにくく、加圧後の接着フィルム83の厚さが不均一になる。この場合、半導体チップ90はキャリアフィルム80に傾いて貼り合わされてしまい、外部基板への実装時に半導体装置が傾いた状態になってしまう。

【0016】一方、電極パッド91と配線層82との間には、接着フィルム83の厚さに起因するギャップが存在する。このため、電極パッド91と配線層82との接続は、キャリアフィルム80の電極パッド91に対応する箇所にボンディングツールにより押圧力を加えて変形させることにより行うようしている。しかしながら、有機絶縁フィルム81には、復元力があり、長期間の間にこの復元力により配線層82と電極パッド91との接合が破壊してしまったり、配線層82が有機絶縁フィルム81から剥離してしまうことがある。

【0017】ところで、図13に示されたキャリアフィルム80は、半導体チップ90との対向面側に配線層82が形成されているが、反対側の面に配線層が形成される場合もある。この場合、図15に示すように、配線層82'は絶縁性のカバーコート89で被覆される。このようにカバーコート89で被覆された配線層82'を外部基板上の配線と接続するためには、カバーコート89に開口89-1を設けて露出した配線層82'にAuメッキを施し、例えば半田によるバンプ電極を設ける必要がある。設計上、あるいは製造上、開口89-1の径を大きくすることができれば、あらかじめ開口部分に高粘性のフラックスを塗布しておき、打ち抜いた半田片を開口部分に配置することができる。

【0018】ところが、チップサイズパッケージは、開口89-1の径が非常に小さいために、半田片の打ち抜き径も非常に小さくしなければならない。しかし、半田片の打ち抜き径を小さくすると、十分な半田供給量が得られない。このため、実際には、図15に示すように、開口89-1の径より大きな半田片95を用いて、開口89-1内でボール化するようしている。この時、ボール化した半田がパッドに接触せずに漏れ不良となってしまうことがあり、外部端子として使用することができないという場合がある。

【0019】次に、この種のチップサイズパッケージでは、図12に示すバンプ電極84のピッチができるだけ小さくするために、有機絶縁フィルム81に形成するスルーホールをできるだけ小径とすることが重要である。このことを、スルーホール85について示した図16を参照して説明する。スルーホール85は、通常、ケミカルエッチングやエキシマ(KrF)レーザによるレーザ加工により形成されている。エキシマレーザが利用されるのは、良く知られているYAGレーザでは微細加工が

困難であるからである。しかしながら、ケミカルエッチングでも微細加工は困難であり、エキシマレーザでは微細化には対応できるが、発振管が高価で維持費も高いという理由で利用することが難しい。

【0020】このような事情から、これまでの加工法では、スルーホールの直径はせいぜい $50\mu m$ 止まりであり、しかも穴の壁面がテーパ状になってしまう。その結果、スルーホールの狭ピッチ化には制限がある。

【0021】以上のような問題点に鑑み、本発明の主たる課題は、半導体チップとキャリアフィルムとの接合部の封止を確実にした半導体装置を提供することにある。

【0022】本発明の他の課題は、半導体チップの電極パッドとキャリアフィルムの配線層との電気的接続を確実にして耐久性を向上させた半導体装置を提供することにある。

【0023】本発明の更に他の課題は、キャリアフィルムに必要な外部接続用のバンプ電極を容易かつ低成本で実現することのできる半導体装置を提供することにある。

20 【0024】本発明のより他の課題は、キャリアフィルムに形成する多数のスルーホールの狭ピッチ化を図った半導体装置を提供することにある。

【0025】本発明はまた、上記半導体装置に適用するに最適な半導体装置の製造方法を提供しようとするものである。

【0026】

【課題を解決するための手段】本発明は、半導体チップと、絶縁フィルムの一方の正面に配線パターンを形成したキャリアフィルムとを有する半導体装置の製造方法において、表面に外部接続用の電極パッドを有するICが

30 多数形成された半導体ウェハーの前記表面に接着層を形成する工程と、形成された前記接着層の前記電極パッドに対応する領域に第1の開口を形成する工程と、前記半導体ウェハーを前記IC毎に切り出して半導体チップを得る工程と、該半導体チップの前記電極パッドと前記キャリアフィルムの前記配線パターンとを前記第1の開口を通して接続する工程と、前記半導体チップと前記キャリアフィルムとを前記接着層を介して一体に貼り合わせる工程とを含むことを特徴とする。

40 【0027】本発明はまた、表面に電極パッドを有する半導体チップと、絶縁フィルムの一方の正面に配線パターンを形成したキャリアフィルムとを有する半導体装置の製造方法において、前記半導体チップの前記表面の全域又は該全域に対応する前記キャリアフィルムの領域に接着層を形成する工程と、形成された前記接着層の前記電極パッドに対応する領域に第1の開口を形成する工程と、前記半導体チップの前記電極パッドと前記キャリアフィルムの前記配線パターンとを前記第1の開口を通して接続する工程と、前記半導体チップと前記キャリアフィルムとを前記接着層を介して一体に貼り合わせる工程

とを含むことを特徴とする。

【0028】本発明によれば更に、表面に電極パッドを有する半導体チップと、絶縁フィルムの一方の主面に配線パターンを形成したキャリアフィルムと、前記半導体チップの前記表面と前記キャリアフィルムとの間であって前記表面の全域にわたって均一に介在して前記半導体チップと前記キャリアフィルムとを一体的に貼り合わせている接着層とを有することを特徴とする半導体装置が得られる。

【0029】

【実施例】以下に、図1～図3を参照して本発明の第1の実施例について説明する。図1は本発明による半導体装置をその製造工程順に断面図にて示している。図1(a)では、ICが多数形成され、それらの一面に外部接続用の多数の電極パッド11を有する半導体ウェハー10が用意される。この半導体ウェハー10は、各ICを半導体チップとしてダイシングする前のものである。各ICにおける電極パッド11以外の領域は、従来同様、パッシベーション膜12で覆われている。図1

(b)では、半導体ウェハー10の一面全域にポリイミドやエボキシ等の感光性樹脂による接着層13が形成される。接着層13の厚さは数 μm ～10数 μm 程度であり、その形成はスピンドルコーティング法により行われるが、フィルム状のものを貼り付ける等の方法でも良い。

【0030】図1(c)では、電極パッド11を露出させるために、これに対応する接着層13に開口13-1を形成する。開口13-1の形成は、ケミカルエッティングにより行われるが、レーザ加工で行うようにしても良い。また、開口13-1の形成は、図3(a)に示すように、電極パッド11毎に形成するようにしても良いし、図3(b)に示すように、複数の電極パッド11を包含するような長穴状に形成しても良い。いずれにしても、開口13-1の大きさは、図3(a)の場合には幅数10 μm ～100 μm 程度で50 μm 程度のピッチで形成することが可能である。図3(b)の場合には幅150 μm 程度である。

【0031】図1(d)では、開口13-1に金属の突起あるいはポールバンプによる電極14が設けられる。突起にする場合にはメッキ法により行われ、周知のように、Auだけの場合、Cuの突起の上をAuで被覆する場合がある。一方、ポールバンプにする場合には、上記材料の他、AuにPdを添加した材料を用いるのが好ましい。AuにPdを添加した材料は、ポールバンプの径を小さくするのに適しているだけでなく、後述するキャリアフィルム上の配線層との接合強度が上記の材料に比べて高くなるという効果が得られる。なお、この工程は、後で説明するように、キャリアフィルムの構造によっては省略されることもある。

【0032】図1(e)では、ダイシングにより半導体ウェハー10からICが1個ずつ半導体チップ20とし

て切り出される。なお、電極14をポールバンプで形成する場合、図1(d)の工程と図1(e)の工程は逆であっても良い。

【0033】図2(f)では、有機絶縁フィルム31の一方の主面、ここでは半導体チップ20との対向面側に配線層32を形成したキャリアフィルム30が用意される。キャリアフィルムとしては、半導体チップ20に對向する面とは反対側の面に配線層が形成されるものもあるが、これについては後述する。キャリアフィルム30

10 の製造工程についても後述するが、有機絶縁フィルム31は、電極パッド11、すなわち電極14と対応する箇所及び図示しない外部基板との接続箇所にスルーホール33, 34が形成されている。これらのスルーホール33, 34は、Arレーザ加工と洗浄処理加工により形成される。洗浄処理加工としては、超音波処理加工が最適である。スルーホール33, 34にはメッキ法により金属物質35, 36が充填されている。スルーホール33に充填された金属物質35は、電極14と配線層32とを接続する際にポンディングツール40を当てるための媒体として利用するものであるが、この金属物質35は無くても良い。一方、スルーホール34に充填された金属物質36は、前述した外部基板との接続のための電極として作用するものであり、スルーホール34からやや突出する程度に形成される。いずれにしても、金属物質35, 36は、電極14と同じ材料が使用される。

【0034】図2(f)の工程では、このようなキャリアフィルム30上の配線層32と半導体チップ20の電極14との接続が行われる。この接続は、周知のように、金属物質35部分にポンディングツール40を当てて配線層32を電極14に圧着することにより行われる。

【0035】次に、図2(g)の工程では、接着層13を加熱しながらキャリアフィルム30を半導体チップ20に押圧することにより、半導体チップ20とキャリアフィルム30とを接着層13を介して貼り合わせる。

【0036】図2(h)では、キャリアフィルム30を半導体チップ20の周辺部で切り落としてチップサイズの半導体装置とする。そして、図2(i)に示すように、金属物質36の先端には、外部接続用の電極として作用するポールバンプ電極37が設けられる。ポールバンプ電極37の材料としては、主として半田が用いられるが、AuやPdを添加したAuを用いても良い。

【0037】次に、図2(j)では、チップサイズにされた半導体装置の外面をスピンドルコーティング法によりフッ素樹脂系コーティング剤によるコーティング膜16でコーティングする。これは、半導体チップ20とキャリアフィルム30との間の接合部から半導体装置内への水分侵入による絶縁不良及び有機絶縁フィルム31を通して内部に水分が侵入するのを防止するためである。図2(j)で明らかなように、スピンドルコーティングは半導体

装置の実装面を上にして行われ、このことによりコーティング膜 16 は半導体チップ 20 の上面を除くほぼ全域に形成される。しかしながら、最も封止を必要とする箇所は半導体装置の側面における半導体チップ 20 とキャリアフィルム 30 との接合部領域であり、この領域にコーティング膜を形成するだけでも良い。

【0038】また、スピンドルコーティング法では、ボールバンプ電極 37 にもコーティング膜が形成されるので、ボールバンプ電極 37 を外部基板へ接続する際に接続不良の問題も考えられる。しかし、実際には、フッ素樹脂系樹脂は金属との濡れ性が悪いのでボールバンプ電極 37 に形成されるコーティング膜の厚さは薄い。しかも、外部基板と接続の際にはボールバンプ電極 37 に加圧、加熱が行われるので、ボールバンプ電極 37 上のコーティング膜は破れ易く問題にはならない。加えて、ボールバンプ電極 37 は球状であり、しかもその高さを高くすることで、フッ素樹脂系樹脂を更に付着しにくくすることができる。なお、コーティング膜 16 の形成は、上記のスピンドルコーティング法だけでなく、フッ素樹脂系コーティング剤中に半導体装置を浸漬することにより行うこともできる。

【0039】以上説明した本発明の第1の実施例によれば、次のような効果が得られる。はじめに、接着層 13 を半導体チップとして切り出す前の半導体ウェハー 10 に形成したことにより、従来のように半導体チップに対する接着フィルムの精密な位置合わせ作業は不要である。しかも、接着層 13 を半導体チップ 20 とキャリアフィルム 30 との接合面全域に均一の厚さで介在させることができるので、半導体チップ 20 がキャリアフィルム 30 上で傾くようなことが無く、半導体チップ 20 とキャリアフィルム 30 と接合部における封止が確実に行われる。これに加えて、半導体装置の側面における半導体チップ 20 とキャリアフィルム 30 との接合部領域は、コーティング膜 16 で被覆されるので封止は更に確実になる。

【0040】また、図1(d)の工程において、電極 14 が接着層 13 の開口 13-1 からやや突出して形成されるので、配線層 32 との接続に際して図13で説明したような接着層 13 の厚さに起因した段差は無く、電極 14 と配線層 32 との接続は、有機絶縁フィルム 31 が変形することなく行われる。これは、有機絶縁フィルム 31 の変形に起因した電極 14 と配線層 32 との接続部の破壊が発生せず、有機絶縁フィルム 31 からの配線層 32 の剥離も発生しないことを意味する。

【0041】加えて、図2(f)の工程において、電極 14 と配線層 32 との接続は、接着層 13 の加熱、加圧工程の前に行われる所以、加熱、加圧により接着層 13 が開口 13-1 を塞いでしまうことが無く、電極 14 と配線層 32 との接続は確実に行われる。

【0042】更に、本発明において使用されるキャリア

フィルム 30 は、スルーホール 33, 34 が Ar レーザ加工と洗浄処理加工とで形成されている。Ar レーザ加工では、従来のエキシマレーザ加工に比べてランニングコストが低く、しかもスルーホールの側壁を垂直にすることができる、穴の径も 50 μm 以下にすることができる。このことにより、スルーホール 33, 34 の狭ピッチ化を実現できる。特に、インナーリード接続においてはスルーホール 33 の狭ピッチ化が重要であり、これに寄与する効果は大である。なお、接着層 13 の開口 13-1 も Ar レーザ加工により形成しても良い。

【0043】図4は、第1の実施例の変形例を示す。この例は、キャリアフィルムが第1の実施例と異なる。すなわち、図4(a)に示すように、半導体チップ 20 は第1の実施例と同じであるが、キャリアフィルム 30' は、有機絶縁フィルム 31 の半導体チップ 20 との対向面とは反対側の面に配線層 32' が形成されている。この場合には、有機絶縁フィルム 31 には、電極 14 と対応する箇所にのみスルーホール 33 が形成される。スルーホール 33 の形成は、第1の実施例と同様に、Ar レーザ加工と洗浄処理加工とにより行なわれる。スルーホール 33 には、図2(f)で説明した材料及びメッキ法により金属物質 35' が充填される。金属物質 35' は、有機絶縁フィルムの面よりやや突出するように充填される。また、配線層 32' は、外部基板との絶縁のために、絶縁性材料によるカバーコート 38 で被覆される。カバーコート 38 は、外部基板と接続される箇所及び金属物質 35' と対応する箇所に開口 38-1 が形成される。

【0044】図4(b)の工程では、キャリアフィルム 30' の金属物質 35' と半導体チップ 20 の電極 14 との接続が行われる。この接続は、金属物質 35' と対応する箇所の開口 38-1 を通して配線層 32' にボンディングツール 40 を当てて金属物質 35' を電極 14 に圧着することにより行われる。

【0045】次に、図4(c)の工程では、接着層 13 を加熱しながらキャリアフィルム 30' を半導体チップ 20 に押圧することにより、半導体チップ 20 とキャリアフィルム 30' とを接着層 13 を介して貼り合わせる。

【0046】図4(d)では、キャリアフィルム 30' を半導体チップ 20 の周辺部で切り落としてチップサイズの半導体装置とする。そして、図4(e)に示すように、外部基板と接続するための開口 38-1 には、外部接続用の電極として作用するボールバンプ電極 37 が設けられる。ボールバンプ電極 37 の材料としては、主として半田が用いられるが、Au や Pd を添加した Au を用いても良い。

【0047】次に、図2(j)で説明したのと同様に、チップサイズにされた半導体装置の外面にはスピンドルコーティング法によりフッ素樹脂系コーティング剤によるコ

ーティング膜が形成される。

【0048】ここで、図4 (e) で説明したバンプ電極の形成方法について図5を参照して説明する。図5 (a)において、外部基板と接続するための開口38-1より露出した配線層32'にはAuメッキによる電極パッド39が形成され、この電極パッド39にバンプ電極が設けられる。バンプ電極の形成には、市販の半田リボン41と特殊治具42とが使用される。この特殊治具42は、ポンチと同じ機能を持つが、その先端に微小の突起42-1が形成されている点で通常のポンチとは異なる。このような特殊治具42を用いて半田リボン41を切り落とすと共に、押圧力を加えて中央部を電極パッド39に仮接合する。その結果、切り落とされた半田片41-1は、中央部が下方に突出して断面略T字状となる。この後、半田片41-1にフラックスを塗布して加熱処理することにより、半田片41-1はボール状になりバンプ電極37となる。

【0049】このような方法によれば、第1の実施例と同様の効果に加えて、次のような効果が得られる。すなわち、バンプ電極37の形成において十分な半田が確保され、開口38-1の径が小さくても半田片41-1の一部が電極39に仮接合されているので、バンプ電極37と電極39との接続が確実に行われる。なお、図4、図5に示す工程は、図1 (e) の工程に統けて行なわれる。

【0050】図6は第1の実施例の他の変形例であり、図4の変形例と同様に、半導体チップ20との対向面とは反対側の面に配線層32'が形成されているキャリアフィルム30'が使用される。この変形例は、第1の実施例における図1 (d) の工程で接着層13の開口13-1に電極14を形成しない場合に適用される。キャリアフィルム30'のスルーホール33には、図4と同様に、金属物質35'が充填されるが、図6 (a) に示すように、この金属物質35'の先端に更に、バンプ電極35-1'が形成される。このバンプ電極35-1'は、接着層13の厚さ以上の高さとなるように形成されることとは言うまでも無い。

【0051】図6 (b)においては、図4 (b) と同様の方法でボンディングツール40を用いて電極パッド11とバンプ電極35-1'との接続を行なった後に、図4 (c) に示すような貼り合わせ工程が行われる。この例は、第1の実施例における図1 (e) のダイシングによる切り出しの後に続き、図6の工程を経て図4 (c) の工程に引き継がれる。のことにより、図4、図5の例と同様な効果が得られる。

【0052】図7はバンプ電極やボールバンプ電極としてAuにPdを添加した材料を用いる場合の圧着径とシェア強度との関係を示した図である。Pdの添加量が多く、加熱温度の高い方が強度は大きくなる。

【0053】図8を参照して本発明の第2の実施例につ

いて説明する。この第2の実施例では、第1の実施例で説明した接着層13をキャリアフィルム側に形成するようにしており、ダイシング済みの半導体チップが用いられる。また、ここではキャリアフィルムとして、図2 (f) で説明したように、半導体チップとの対向面に配線層を有するものを使用する場合について説明する。

【0054】図8 (a)においては、有機絶縁フィルム31 (例えば、厚さ25μm) の一方の正面に銅箔32a (例えば、厚さ18μm) が積層された2層基材が用意される。図8 (b) では、銅箔32aにパターンエッチングを施して配線層32が形成される。図8 (c) では、有機絶縁フィルム31の配線層32側の面に接着層13が形成される。この接着層13の形成は第1の実施例と同様、スピンドルコーティング法や接着フィルムの貼り付けにより行われる。

【0055】図8 (d) では、有機絶縁フィルム31及び接着層13にスルーホール33, 34及び開口13-1が形成される。スルーホール33, 34については、第1の実施例で説明したようにArレーザ加工と洗浄処理とで行なうのが好ましいが、ケミカルエッチングで形成しても良い。一方、開口13-1についても、Arレーザ加工やケミカルエッチングで形成することができる。

【0056】図8 (e) では、スルーホール33, 34にメッキ法により金属物質35, 36が充填され、開口13-1にもメッキ法により金属物質45が充填される。なお、図2 (f) において説明したように、スルーホール33については金属物質の充填は省略されても良い。また、メッキ法による金属物質の充填は、有機絶縁フィルム31のスルーホールのみに行なうようにしても良く、この場合、接着層13の開口13-1にはAuやPdを添加したAuによるボール状のバンプ電極が設けられる。勿論、このバンプ電極は、開口13-1ではなく、半導体チップ20側に設けられても良い。

【0057】図8 (f) では、ダイシング済みの半導体チップ20が用意され、図8 (g) の工程において電極パッド11に金属物質45が接続される。この接続方法は、図2 (f) において説明したように、金属物質35にボンディングツール40を当てて金属物質45と電極パッド11との間に圧着力を加えることで行われる。このようにして電気接続を行なった後、図2 (g) で説明したように、加熱、加圧により接着層13を半導体チップ20に接合して半導体チップ20とキャリアフィルム30との貼り合わせを行う。

【0058】次に、図8 (h) においては、図2 (i) で説明したように、金属物質36の先端にバンプ電極37が設けられると共に、キャリアフィルム30がチップサイズに切り落とされて半導体装置が得られる。この後、図2 (j) において説明したように、半導体装置の外面、特に側面にはフッ素樹脂系コーティング剤による

コーティング膜で被覆される。

【0059】図9は第2の実施例の変形例を示す。この例では、有機絶縁フィルム31は、そこに形成された配線層が半導体チップとの対向面とは反対側の面に位置するように使用される。このために、図9(a)においては、図8(b)の工程で得られた有機絶縁フィルム31の正面のうち配線層32'が形成された面とは反対側の面に接着層13が形成される。接着層13の形成は、第1の実施例と同じ方法で行なわれるが、接着層13と有機絶縁フィルム31との密着性が不十分である場合には、有機絶縁フィルム31の接着層形成面にプラズマアッティングやUV(紫外線)照射処理を施せば密着性が改善される。

【0060】図9(b)では、配線層32'と半導体チップの電極パッドとの接続のために、Arレーザ加工により接着層13、有機絶縁フィルム31を貫く開口3-1及びスルーホール33が形成される。図9(c)では、メッキ法によりスルーホール33、開口3-1が金属物質46で充填される。金属物質46の先端は接着層13から十分に突出するように形成される。一方、図9(d)において配線層32'側は、カバーコート38で被覆され、金属物質46に対応する箇所及び外部基板との接続に必要な箇所にはArレーザ加工により開口38-1が形成される。

【0061】この後、図9(e)において半導体チップ20が用意され、図9(f)においては、図6(b)と同様の方法により、金属物質46と半導体チップ20の電極パッド11との接続が行われる。その後、接着層13を介した半導体チップ20とキャリアフィルム30'との貼り合わせが行われる。更に、キャリアフィルム30'がチップサイズに切断され、図9(g)に示すように、外部との接続が必要なカバーコート38の開口38-1にはボールバンプ電極37が設けられる。勿論、この後には、半導体装置の外面、特に側面がフッ素樹脂系コーティング剤によるコーティング膜で被覆される。なお、図9(a)～(g)は、図8(b)の工程に引き続いて行われる。

【0062】なお、この第2の実施例は、キャリアフィルム側に接着層13を形成してダイシング済みの半導体チップ20と貼り合わせるようにしているが、ダイシング済みの半導体チップ20の一面、すなわち電極パッド11が形成されている面全域に接着層を形成するようにしても良い。簡単に言えば、ダイシング済みの半導体チップ20に接着層を形成した後、この接着層の電極パッド11に対応する領域をレーザ加工やケミカルエッチングにより開口し、この開口にメッキ法により金属物質を充填したり、あるいはボールバンプ電極を設けることにより、図1(e)に示したような接着層13を有する半導体チップ20を作成すれば良い。

【0063】いずれにしても、第2の実施例及び上記変

形例のいずれにおいても第1の実施例と同等の効果が得られることは言うまでもない。

【0064】図10は第2の実施例の他の変形例である。この例では、図8の第1の実施例と同様に、半導体チップ20との対向面に配線層32が形成されているキャリアフィルム30が使用される。しかし、図10(a)に示すように、図8(e)の工程において接着層13の開口13-1にはメッキによる金属充填が行われていない。このため、半導体チップ20としては、電極パッド11にバンプ電極17が設けられているものが使用される。

【0065】図10(b)においては、図8(g)と同様の方法でボンディングツール40を用いて配線層32に対するバンプ電極17の接続を行なった後に、接着層13を介した貼り合わせ工程が行われる。この例は、第2の実施例における図8(e)から図8(g)の工程に代えて行われる。このことにより、第2の実施例と同様な効果が得られる。

【0066】図11を参照して、半導体装置を外部基板に実装する際に方向合わせを容易にするための例について説明する。この例では、キャリアフィルムに形成される配線層32の一部を利用して方向合わせ用のマークを形成した点に特徴を有する。通常、キャリアフィルムには2層基材(図8a参照)の銅箔にエッチングを施すことにより配線層が形成されるので、エッチング領域はできるだけ小さくされる。図11においては、エッチング領域は実線で示されており、非常に少ないことが理解できよう。その結果、キャリアフィルムの中央部には、配線層がエッチングされずに残される場合が多い、この場合、エッチング工程においてキャリアフィルムの中心部において配線層32-1として残される銅箔に開口32-2を設ける。そして、この開口32-2とその周辺の配線層の形状をあらかじめ憶えておくことで、半導体装置を外部基板に実装する際に、四角形の半導体装置のどの辺を上辺にするかを容易に判断することができる。例えば、図11においては、開口32-2が形成されている配線層32-1の一端縁32-3を上辺にするように方向合わせが行われる。

【0067】なお、開口32-2の形状は円形でなく、例えば2等辺三角形のように一方向を指し示すのに都合のよい形状にすることで方向性の判断を更に容易にすることができる。また、キャリアフィルムの中心部に配線層が残らない場合には、有機絶縁フィルム31に開口を設けるようにしても良い。いずれにしても、上記のような開口によるマークは、前述したいずれの実施例にも適用され得る。

【0068】以上、本発明をいくつか実施例について説明したが、本発明は様々な変形が可能であることは言うまでもない。例えば、スルーホール33、34の加工は、Arレーザ加工に限らず、場合によってはエキシマ

レーザや炭酸ガスレーザ加工によても良い。また、接着層 13への開口 13-1の形成を Ar レーザ加工により行うようにしても良い。更に、いずれの実施例においても、半導体装置外面へのフッ素系樹脂によるコーティング膜の形成は省略されても良い。

【0069】

【発明の効果】以上説明してきたように、本発明によれば次のような効果が得られる。

【0070】①半導体チップとキャリアフィルムとの接合面全域に接着層を介在させて貼り合わせしたことにより、接着層を半導体チップとキャリアフィルムとの間に均一に介在させることができ、これらの接合部周辺の完全な封止を行うことができる。なお、接着層を半導体チップあるいはキャリアフィルムの接合面全域に設けることにより接着層に要求される電気接続のための開口は、レーザ加工、ケミカルエッチング等の微細加工で形成できるので高い位置精度で形成することができる。

【0071】②しかも、半導体装置の少なくとも側面、すなわち半導体チップとキャリアフィルムとの接合部周辺をコーティング膜で被覆したことにより、外部基板への実装に伴なう加熱処理や洗浄処理による接合部劣化を防止して、更なる耐湿性の向上を図ることができる。

【0072】③貼り合わせ工程の前に半導体チップあるいはキャリアフィルムの接合面に接着層を形成し、この接着層に開口を形成することにより生ずる段差は、開口に金属物質を充填したり、ポールバンプ電極を設けることで解消することができる。特に、ポールバンプ電極として Pd を添加した Au を用いることにより、接合強度の強化を図ることができ、これによってポールバンプ電極の径を小さくしてポールバンプ電極の狭ピッチ化を実現できる。

【0073】④キャリアフィルムにおける半導体チップとの対向面とは反対側の面に配線層を有する場合において、配線層を被覆するために設けられたカバーコートを通して半田によるポールバンプ電極を設けるようにしたことにより、半田の供給量を安定にすることができる。特に、ポールバンプ電極の形成に際し、特殊工具を使用したことにより、半田材料を半田片の状態でポールバンプ電極とすることができます。

【0074】⑤有機絶縁フィルムに形成するスルーホールや接着層に形成する開口を、Ar レーザ加工により形成する場合には、より微細な加工が可能となることにより、スルーホールの径は小さく、しかも側壁が垂直となる。その結果、スルーホールの狭ピッチ化を実現することができる。

【図面の簡単な説明】

【図 1】本発明による半導体装置の第 1 の実施例を製造工程の前半部分について工程順に示した断面図である。

【図 2】本発明による半導体装置の第 1 の実施例を製造工程の後半部分について工程順に示した断面図である。

【図 3】図 1 (c) の工程で接着層に形成される開口の例を示した平面図である。

【図 4】第 1 の実施例の変形例を製造工程順に示す断面図である。

【図 5】図 4 (e) におけるポールバンプ電極の形成過程を示した断面図である。

【図 6】第 1 の実施例の他の変形例を説明するための断面図である。

【図 7】第 1 の実施例の電極を形成するために使用される Pd 添加 Au の圧着径とシェアー強度との関係を示した図である。

【図 8】本発明による半導体装置の第 2 の実施例を製造工程順に示した断面図である。

【図 9】第 2 の実施例の変形例を説明するための断面図である。

【図 10】第 2 の実施例の他の変形例を説明するための断面図である。

【図 11】本発明による半導体装置の方向合わせのためにキャリアフィルムに設けられるマークの一例を示した図である。

【図 12】従来の半導体装置を説明するための図で、図 (a) はキャリアフィルム側から見た平面図、図 (b) は図 (a) の A-A' 線による断面図である。

【図 13】図 12 に示した半導体装置を製造工程順に示した断面図である。

【図 14】図 12 に示されたキャリアフィルムを説明するための図で、図 (a) は半導体チップと対向する面の平面図、図 (b) は反対側の面の平面図である。

【図 15】従来の半導体装置においてキャリアフィルムに外部接続用の電極を形成する方法を説明するための断面図である。

【図 16】従来の半導体装置において有機絶縁フィルムに形成されるスルーホールとこれを通して行われる電気接続の構造を説明するための断面図である。

【符号の説明】

10 半導体ウェハー

11 電極パッド

12 パッセーション膜

13 接着層

40 14 電極

16 コーティング膜

17, 37 バンプ電極

20 半導体チップ

30 キャリアフィルム

31 有機絶縁フィルム

32 配線層

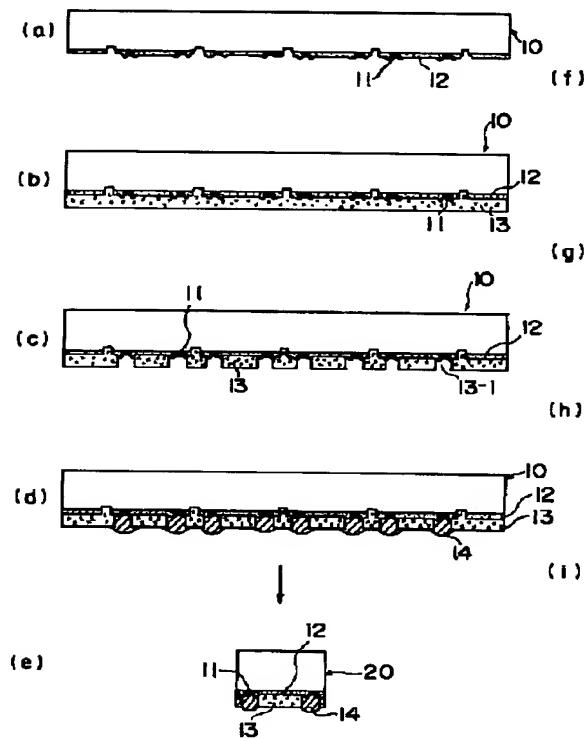
33, 34 スルーホール

35, 36 金属物質

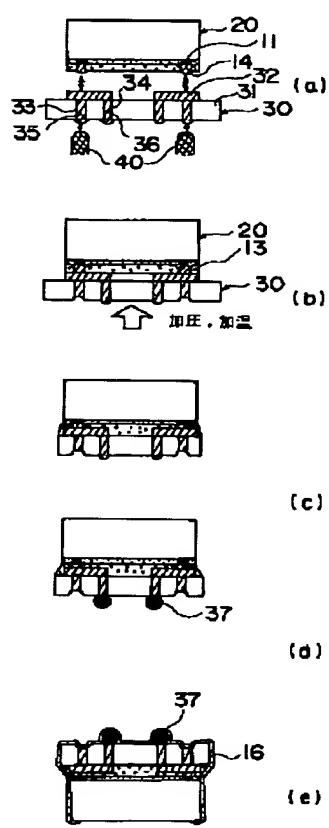
38 カバーコート

50 40 ボンディングツール

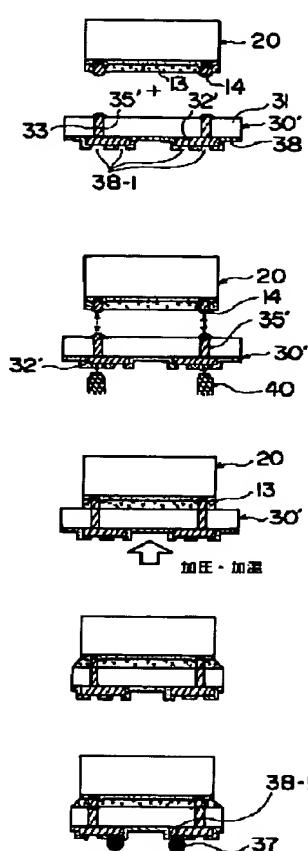
【図 1】



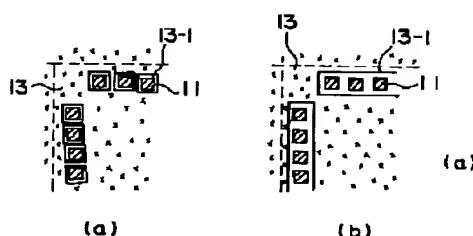
【図 2】



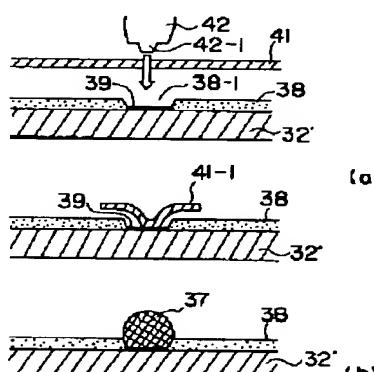
【図 4】



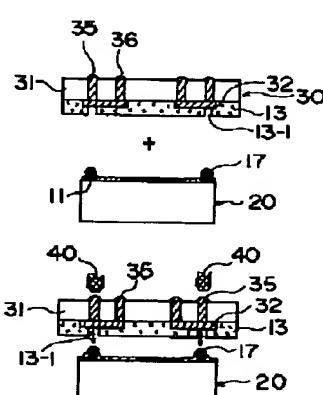
【図 3】



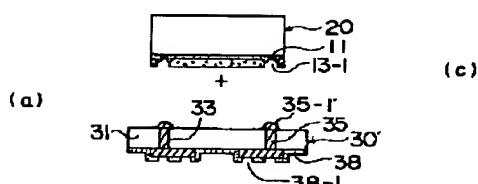
【図 5】



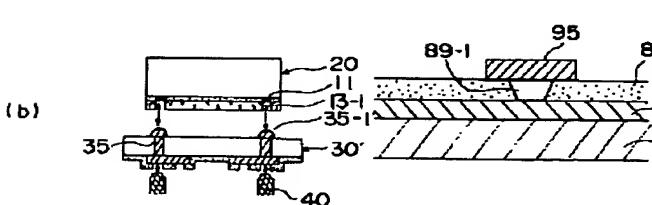
【図 10】



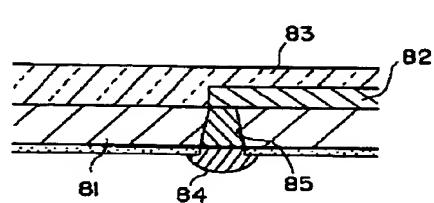
【図 6】



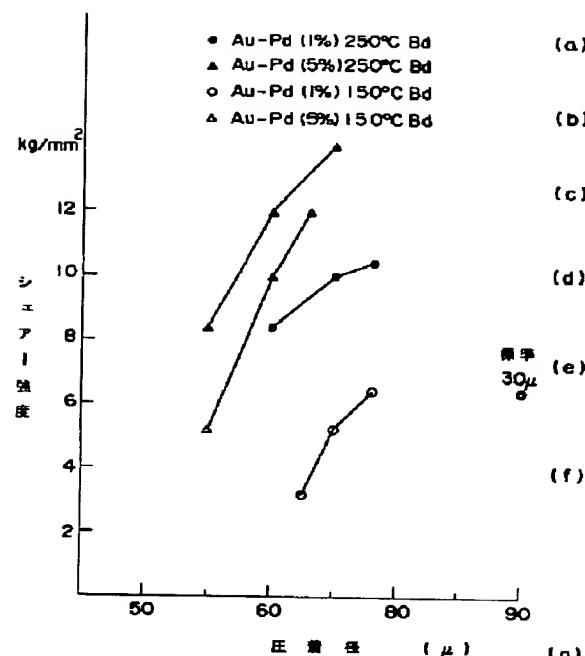
【図 15】



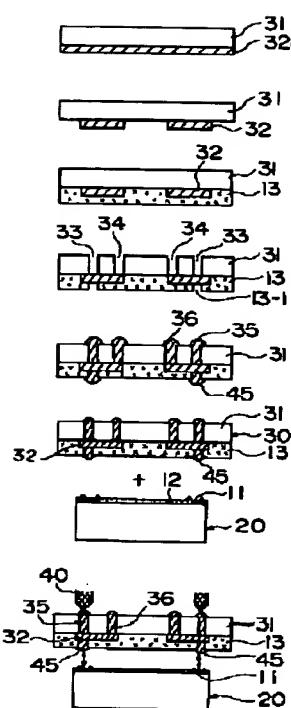
【図 16】



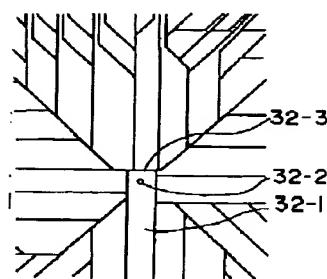
[圖 7]



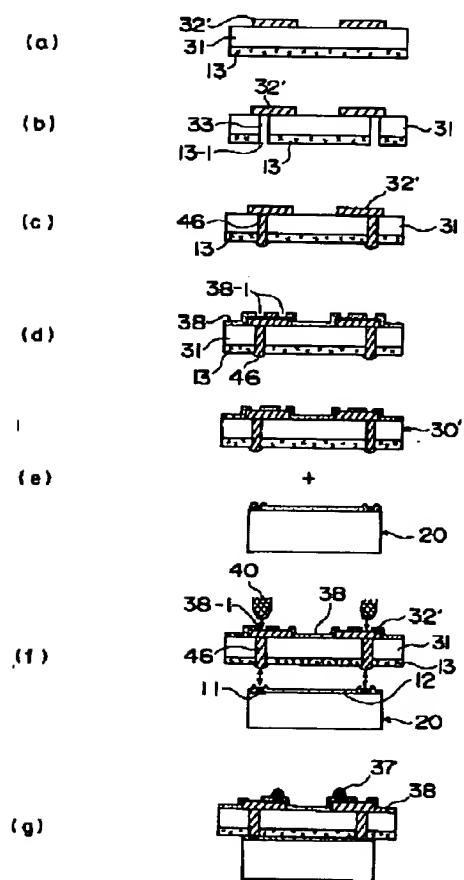
[圖 8]



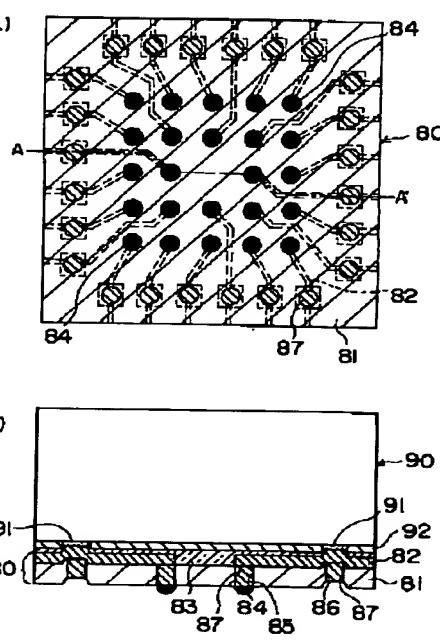
[図 11]



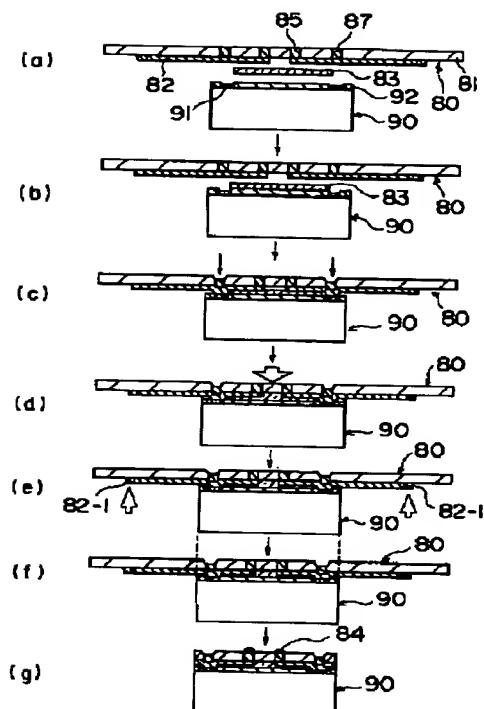
[図9]



【図 1-2】



【図 1 3】



【図 1 4】

